

Publication Number: JP7-226456A

Date of publication of application: August 22, 1995.

Application Number: JP6-86622

Date of filing: April 25, 1994.

Applicant: NIHON MICRON CO., LTD.

Inventors: Ryuji KOMATSU, Yutaka UENO

[Title Of The Invention]

IC package and the manufacturing method thereof

[Abstract]

Object: To provide an IC package wherein a bump is integrally formed on a substrate to prevent from missing the bump and electrical short in mounting.

Configuration: The IC package forming the surface mount bump 30 on the substrate 10, wherein a conductive or electronic insulating paste 20 is filled in a through hole transparently formed through the thickness of substrate 10, and the bump 30 is formed by integrally solidifying the paste 20 with the paste 20 filled in the through hole by projecting in the hemisphere shape from one end of the through hole, and conductive layers 22 such as copper plating is deposited and formed on the surface of the hemisphere-shaped bump 30.

[Scope Of Claim For A Patent]

[Claim 1] The IC package forming the surface mount bump on the substrate, wherein a conductive or electronic insulating paste is filled in a through hole transparently formed through the thickness of substrate, and the bump is formed by integrally solidifying the paste with the paste filled in the through hole by projecting in the hemisphere shape from one end of the through hole, and conductive layers such as copper plating is deposited and formed on the surface of the hemisphere-shaped bump.

[Claim 2]

The IC package forming the surface mount bump on the substrate, wherein a conductive paste is filled in a hole transparently formed through the thickness of substrate, and the conductive paste is formed by integrally solidifying the paste filled in the hole by projecting in the hemisphere shape from one end of the hole.

[Claim 3]

The IC package described in the claim 2, wherein the conductive paste has soldering characteristic.

[Claim 4]

The IC package described in the claim 2, wherein the conductor plating layer such as copper layer is deposited and formed on the surface of the bump in the hemisphere shape formed by the conductive paste.

[Claim 5]

The IC package described in the claim 1 or 2, wherein the substrate is a type of multi-chip which multiple IC chips can be mounted.

[Claim 6]

The IC package described in the claim 1, 2 or 5, wherein the substrate is a multilayer substrate

having multiple inner layer wiring patterns.

[Claim 7]

The IC package described in the claim 6, wherein the terminator of the wiring pattern to connect the IC chip is multiply formed.

[Claim 8]

The IC package described in the claim 1, 2 or 4, wherein a land having larger dimension than the bump is set on the base portion of the hemisphere-shaped bump.

[Claim 9]

The IC package described in the claim 1, 2, 5, or 6, wherein a thermal via is set in the IC chip mounting range of the substrate.

[Claim 10]

The IC package described in the claim 1, 2, 5, or 6, wherein a thermal via filled the same paste with the paste formed the connection terminal in the through hole formed transparently in the substrate or a hole is set in the IC chip mounting range of the substrate.

[Claim 11]

A manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate in accordance with the position of the planar arrangement of bump formed in the substrate, forming the bump by integrally solidifying the paste with the paste in the hole by filling the paste in the hole and projecting the paste in the hemisphere shape from one end of the hole.

[Claim 12]

A manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate deposited and formed the copper foil on both surfaces,

plating the through hole,

forming the land in accordance with the potion of the above hole by etching the one surface of the substrate,

projecting the conductive paste in the hemisphere shape from one end of the through hole by filling the conductive paste in the through hole,

forming the bump by solidifying the conductive paste,

setting the conductive plating layer such as copper plating on the surface of the bump by electroplating,

forming the predetermined wiring pattern by etching the other side of the substrate from the land forming surface.

[

[Claim 13]

The manufacturing method of the IC package described in the claim 12, comprising;

using the paste which is easy to precipitate the electroless plating film as a substitute for the conductive paste,

forming the through hole and the bump,

setting the electroless conductive layer on the surface of the bump by electroless plating,

applying the conductive plating layer by electroplating.

[Claim 14]

The manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate deposited and formed the copper foil on both surfaces,

plating the through hole,

forming the land and the wiring pattern in accordance with the position of the above hole by etching the one surface of the substrate,

projecting the paste in the hemisphere shape from one end of the through hole by filling the paste which is easy to precipitate the electroless plating film in the through hole,

forming the bump by solidifying the paste,

setting the conductive plating layer on the surface of the bump by electrolessplating.

[Claim 15]

The manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate deposited and formed the copper foil on both surfaces,

forming the land in accordance with the position of the hole by etching the one surface of the substrate,

projecting the conductive paste in the hemisphere shape from one end of the through hole by filling the conductive paste in the hole,

forming the bump by solidifying the conductive paste,

depositing and setting the conductive plating layer on the surface of the bump by electroplating,

forming the predetermined wiring pattern by etching the opposite surface of the substrate from the surface formed the land.

[Claim 16]

The manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate deposited and formed the copper foil on both surfaces,

forming the land and the wiring pattern in accordance with the position of the hole by etching the both surfaces of the substrate,

projecting the conductive paste in the hemisphere shape from one end of the through hole by filling the conductive paste which is easy to precipitate the electrolessplating film in the hole,

forming the bump by solidifying the conductive paste,

applying the conductive plating layer on the surface of the bump by electrolessplating.

[Claim 17]

The manufacturing method of the IC package forming the surface-mount bump on the substrate, comprising;

transparently setting the hole for forming the through hole toward the thickness of the substrate deposited and formed the copper foil on both surfaces,

plating the through hole,

forming the land and the wiring pattern in accordance with the hole by etching the both surfaces of the substrate,

projecting the conductive paste in the hemisphere shape from one end of the through hole by filling the conductive paste having soldering characteristics in the through hole,

forming the bump by solidifying the conductive paste.

[Claim 18]

The manufacturing method of the IC package forming the surface-mount bump on the substrate described in the claims 11, 12, 13, 14, 15, 16 or 17, comprising;

transparently setting the hole for forming the connection terminal toward the thickness of the substrate deposited and formed the copper foil on both surfaces, and the hole for forming the thermal via in the mounting range of the IC chip,

forming the connection terminal and the thermal via by filling the paste having good thermal conductivity in the hole for forming the connection terminal and the thermal via.

[Claim 19]

The manufacturing method of the IC package plating the bump with nickel, silver, gold described in the claims 11, 12, 13, 14, 15, 16 or 17, comprising;

[Detailed explanation of the invention]

【 0001 】

【Technical Field】 this invention is related to the IC package that a hemisphere bump was set up in the circuit board about the IC package and that production method in detail as a contact button, and that production method.

【 Prior Art 】

【 0002 】

Recently, the IC package whose reliability is high is asked with the miniature and the multiple pins caused by the rapid speed-up of the IC and high performance. On the other hand, various packages such as PGA, TAB, QFP, BGA are developed. However, there was a problem in the usual IC package in the manufacture costs and the multiple pins.

【Problems to be solved】

【 0003 】

Though multiple pins are comparatively easy, for example there is a problem to cost manufacturers' costs in the above PGA from standing a pin on the circuit board. And, TAB must form the wiring pattern of the connection part in full detail because it can be connected only on the connection of the circumference though it is favorable from inner bonding by the collective bonding as for manufacturers' costs. And, there is a problem to make it. And, there is a problem that there is a means only to make a pace of the pin small if the outside dimension of the package is enlarged and that multiple pins are restricted in QFP when multiple pins are taken because a position of establishment of the contact button is limited only to periphery connection part of the package.

【0004】 Moreover, BGA is that it lacks a solder ball at the time of the handling that a solder ball is crushed at the time of mounting and it is likely to short-circuit though a solder ball is used as a contact button and it can work for multiple pins suitably from making the whole of the circuit board surface the establishment space of the contact button. There was a problem to fix a solder ball after an IC bonding and a plastic seal were stopped from that being here.

【0005】 Though the IC package of this application forms a bump as well as the BGA package in the circuit board and it is, there is a way of installing the plastic bowl which plating was given to except for the thing which fixed the above solder ball as a method which forms a bump in the circuit board, too. However, there was a problem that handling was complicated in the package which fixed the ball formed by another body like before from dealing with an extremely little part, the union strength of the ball becoming insufficient.

【0006】 And, calorific value is big by the recent IC with the above multiple pins and the miniaturization caused by high performance-ization. Because of that, heat dissipation of the IC package causes a trouble. How to set up the way of installing fin for the radiation and thermal beer is as a method which improves heat dissipation of the IC package. In this, how to install radiation fin can get effect on radiation comparatively easily, it is used with the blower module together, though there is an advantage to get higher effect on radiation, suitable size is necessary for radiation fin, therefore, the miniaturization of the IC package and light pattern-ization It is obstructed. And, when a cooling device is set up as another part, the problem to be has the miniaturization of the machine. And, when thermal beer was set up, it was hard to set up just under of the IC chip, and there was a problem therefore not to do effective heat dissipation in the method so far.

【0007】 You should dissolve these problems that that purpose place circuit board bump unity circuit board bump mounting imprudence mounting circuit board. I try to provide the production method of the IC package to manufacture the IC package which a thing is made in, and this IC package suitably.

【0008】

【The means to solve the problem】 This invention has the next composition to attain the above purpose. In other words, through hole which transparently in the thickness direction of the above circuit board in the IC package that a bump for surface mounting was formed in the circuit board and which is formed is filled with paste of the electric insulation, the electrically conductive, and the above paste projects in the hemisphere form-shaped from one end of the above through hole, the above through hole. It becomes solidified in paste that it was filled in, and the unity, and a bump is formed, and the matter that a conductor metal skin such as copper plating was formed on the surface of the bump of the hemisphere form as to deposit is made characteristics. Moreover, the matter that the hole which transparently in the thickness direction of the above circuit board and which is formed is filled with conductive paste, and the above conductive paste projects in the hemisphere form-shaped from one end of the above hole, and solidified-ization is formed by conductive paste that it was filled in the above hole, and unity and it is is made characteristics. And, the above conductive paste is desirable in the point which can be mounted as it is by soldering without forming a conductor metal skin for the bump when it has soldering. And, the matter that a conductor metal skin such as copper plating was formed on the surface of the bump of the hemisphere form formed by the above conductive paste as to deposit is made characteristics. And, the matter that the above circuit board is the thing of the multi-chip type which more than one IC chip is carried on and which was made possible is made characteristics. And, it is desirable to use the multiple layer circuit boards which have a layer wiring pattern in the plural in the above circuit board in the point which can form the product of the use variously. And, it is desirable that an IC chip and the terminal part of the wiring pattern to connect it were formed by multiple steps

in the point which multiple pin formation is made easily in. And, the matter that the land of the big diameter was set up is made characteristics in the base part of the hemisphere bump more than a bump. And, thermal beer is desirable by the thing that it is set up in the IC chip loading range of the above circuit board in the point to improve heat dissipation of the IC package effectively. And, the matter that the thermal beer that it was filled with the same paste with paste to form the above connection terminal in through hole that a circuit board transparently, or the inside of the hole was set up is made characteristics in the IC chip loading range of the above circuit board.

【0009】 Moreover, it transparently a hole for through hole formation in accordance with a position of plane arrangement of the bump to form it in the above circuit board in the production method of the IC package that a bump for surface mounting was formed in the circuit board in the thickness direction of the circuit board, and it is filled with paste in the above hole, and paste in the hemisphere form-shaped from one end of the above hole is made to project, and the matter that a bump is formed by making unity make paste solidified with paste inside the hole is made characteristics. Moreover, it transparently a hole for through hole formation in the thickness direction of the circuit board that deposit formed copper foil on both sides, and through hole plating is given, and etching does the single side of the above circuit board, and is fitted to a position of the above hole, and land is formed, and through hole is filled with conductive paste, from one end of the above through hole, hemisphere The above conductive paste is made to project in the form, and the above conductive paste is made to become solidified, and a bump is formed, and electrolytic plating is given, and a conductor metal skin such as copper plating is set up on the surface of the above bump, and etching does a circuit board side opposite, and the matter that a fixed wiring pattern is formed with the characteristics as for the above land formation side. And, in the production method of the above IC package, after it for the above conductive paste and through hole was formed by using paste to separate an electroless plating film often and a bump was formed, electroless plating is given, and an electrolysis-less conductor metal skin is set up on the surface of the above bump, and it is the next, electrolytic plating depends, and the matter that the one with thickness has a conductor metal skin is made characteristics. Moreover, it transparently a hole for through hole formation in the thickness direction of the circuit board that deposit formed copper foil on both sides in the production method of the IC package that a bump for surface mounting was formed in the circuit board, and through hole plating is given, and etching does both sides of the above circuit board, in a position of the above hole, together, land and wiring form a turn, and fill it with paste to separate an electroless plating film in the above through hole often, and make the above paste project in the hemisphere form-shaped from one end of the above through hole, and make the above paste become solidified, and form a bump, and set up a conductor metal skin on the surface of the above bump by the electroless plating characteristics are taken. Moreover, it transparently a hole for through hole formation in the thickness direction of the circuit board that deposit formed copper foil on both sides, and etching does the single side of the above circuit board, and land is formed in accordance with a position of the above hole, and filled with conductive paste in the above hole, and it projects in the hemisphere form-shaped from one end of the above through hole the above conductive paste. The above conductive paste are made to become solidified, and a bump is formed, and electrolytic plating is given, and deposit forms a conductor metal skin on the surface of the above bump, and etching does a circuit board side opposite, and the matter that a fixed wiring pattern is formed is made characteristics as for the

above land formation side. Moreover, it transparently a hole for through hole formation in the thickness direction of the circuit board that deposit formed copper foil on both sides, and etching does both sides of the above circuit board, and land and a wiring pattern are formed in accordance with a position of the above hole, and it is filled with conductive paste to separate an electroless plating film in the above hole often, of through hole The above conductive paste is made to project in the hemisphere form-shaped from one end, and the above conductive paste is made to become solidified, and a bump is formed, and the matter that the one with thickness has a conductor metal skin on the surface of the above bump by the electroless plating is made characteristics. Moreover, it transparently a hole for through hole formation in the thickness direction of the circuit board that deposit formed copper foil on both sides, conductive paste to give through hole plating and for etching to do both sides of the above circuit board to form land and a wiring pattern in accordance with a position of the above hole and to have soldering in the above through hole It is filled with, and the above conductive paste is made to project in the hemisphere form-shaped from one end of through hole, and the above conductive paste is made to become solidified, and the matter that a bump is formed is made characteristics. Moreover, it transparently a hole for the thermal beer formation with transparently a hole for the connection terminal formation in the thickness direction of the circuit board that deposit formed copper foil on both sides in the loading range of the IC chip, and a hole for the above connection end child formation and a hole for the above thermal beer formation are filled with good paste of the heat conduction, with the contact button The matter that thermal beer together is formed is made characteristics. And, the matter that protection plating such as a nickel plate, silver-plating and gold-plating is given to the above bump is made characteristics.

【Overview of the invention】

【 0010 】

A hemisphere bump is formed on the circuit board side, and the IC package which affects this invention is the product which made a surface mount possible, and makes the matter that and it was made to project in the hemisphere form from the circuit board side and it was formed characteristics as for having formed a bump in the circuit board and the unity. The production method of the IC package which affects this invention makes the matter that a hole for through hole formation is made in the circuit board and the bump of the hemisphere form is formed by filling it with paste in the hole characteristics. And, paste to use can be the thing of the electric insulation that it may have electrically conductive.

【0011】 From the circuit board side, in the hemisphere form-shaped, bump, it is made to project, the hole which a screen set up in the circuit board in the way of printing it and so on, or through hole (The term of through hole is used with thought of the thing which has an electrical continuity.) inside is filled with paste, from the hole or one end of through hole, paste, fixed quantity. It tries to begin to do, and it is formed in the hemisphere form due to the prudence of paste and the action of the surface tension.

【0012】 It becomes the element that the viscosity of paste to use when it is filled with paste like this in the hole and a hemisphere form is taken and chixobility are important. For example, paste flows by the side, and stands up, and a form stops being formed when it becomes paste becomes sharp from through hole and projects and chixobility is too low when chixobility is too high. As for the bump to do like this and to form it, each person's size and height must become uniform. It is

because a reliable connection in case of mounting can't be done any more when the height dimension of the bump and so on isn't uniform. The above is taken, and an end is connected to the wiring pattern that it was formed on the circuit board side except for through hole which formed a bump, and continuity has a hemisphere bump and a wiring pattern electrically in the part of through hole, and a surface mount becomes possible.

【0013】 It is filled with paste as it is, and formed as a method which forms a hemisphere bump without giving through hole plating after a hole for through hole formation is formed in the way of filling it with paste and the circuit board after a hole for through hole formation is set up in the circuit board and through hole plating is given. There is a method to do. The close adhesion with the inside and the metal skin of the hole turns good, and there is an advantage that the sealing performance of the package improves when through hole plating is given to the close adhesion with the inside and paste of the hole for through hole formation causing a trouble when through hole plating isn't given. And, when through hole plating is given, there is an advantage to be an electrical continuity in the part of through hole. And, because continuity has it electrically in the metal skin of the inside of through hole when through hole plating is given, it is possible that paste of the electric insulation is used for the substitute for conductive paste. It is decided that paste of this place composes the core part which holds the form of the hemisphere bump.

【0014】 After a hemisphere bump is formed, it is good to form a conductor metal skin such as copper plating layer on the surface of the hemisphere part of the bump. It improves the sealing performance of through hole, and there is action to prevent moisture absorption of the IC package in making the action which reinforces a bump, and soldering on the edge of mounting possible in this conductor metal skin.

【0015】 The above conductor metal skin can be formed by the electrolytic plating or the electroless plating. Because a bump and an electrical continuity must be taken when electrolytic plating is given, it is to include it with the production process which forms a wiring pattern and so on, and you must choose electrolytic plating and electroless plating. You have only to use paste to separate an electroless plating film often in that case because it must try when electroless plating is used so that a plating film is formed selectively only in the necessary place. A conductor plating film can be formed selectively by using paste to separate an electroless plating film often only in the necessary place. Electroless plating can be used even if the ground work which the electrical continuity to give electrolytic plating is taken in should be plated.

【0016】 paste which it had soldering except for the thing which had the above electrically conductive or electric insulation in more can be used as paste for hemisphere bump formation to use by this invention. There is an advantage to mount it as it is by soldering without setting up the above conductor metal skin on the surface of the hemisphere bump when paste to have soldering is used. Moreover, thermal beer for heat dissipation is formed by using paste to have better heat conduction as paste for the hemisphere bump formation in the circuit board, and it can try so that it improves heat dissipation of the package, too.

【0017】 Because a hole for through hole formation that according to the production method of the IC package which affects this invention, it was set up in the circuit board is filled with paste and a bump is formed, it is different from the way of connecting the solder ball formed by another body like before with the circuit board, a circuit board and unity can form a bump, bump The thing which it lacks from the circuit board can be prevented. Therefore, after an IC bonding or a plastic

seal is stopped like before, it doesn't need to take the production process to connect a solder ball, and it can be provided as the finished goods of the IC package. It becomes possible by this that the manufacture of the semiconductor device is made easy.

【0018】 And, because a contact button is formed as a hemisphere bump, the occurrence of the electric imprudence can be prevented effectively at the time of mounting. And, a bump can prevent it from because it is formed by the core which made paste solidified in the hemisphere form, having keep forming and a bump's being crushed sometimes in case of mounting.

【0019】 The circuit board material of the IC package which affects this invention and are done, and the material which has electric insulation can be applied widely. Generally, the glass epoxy of the heat-resistance which strange sex made do a glass epoxy or BT resin and polyimide or the thing which made epoxy resin mix with these is suitable. And, it is possible that a ceramic substrate is used for the substitute for the plastic circuit board, too. Moreover, the circuit board which composes the IC package which affects this invention isn't limited to single layer, and the multiple layer circuit boards which have more than one wiring patterned layer can be used, too. And, it can be applied even if it faces the circuit board of the multi-chip type which more than one IC chip is carried on. Moreover, as for a circuit board as well and so on to combine with the circuit board which attached heat spread, and the tape career and to use, it can be applied.

【Embodiment】

【 0020 】

It explains about the suitable example about the IC package which affects according to this invention, and that production method with the accompanying drawing.

A (example 1) figure 1 - a figure 6 show the first example of the production method of the IC package which affects this invention. This execution example is the example which forms a hemisphere bump by using conductive paste. For example CLX-204 (manufactured by Tamura factory), MDP-800 and 900 (Mitsui Toatsu Chemicals, Inc. company) can be used as conductive paste.

【0021】 A hole expires in the circuit board 10 that deposit formed copper foil 12 on both sides first, and processing is given, and a figure 1 shows the condition that a hole 14 for through hole formation is formed. The fixed number forms a hole 14 in accordance with the plane arrangement of the bump to set it up in the circuit board 10. Only one hole 14 is shown in the figure in explanation.

【0022】 A metal skin 16 is set up in the wall side in the hole 14, and a metal skin 16 is formed with forming through hole 15 on the surface of copper foil 12 next by through hole plating. (figure 2) So that continuity may make it do the bump to form it with the wiring pattern to form it at the surface of the circuit board 10 at the bottom of the circuit board 10 electrically in this metal skin 16. After electrolysis-less copper plating is given, electrolytic copper plating is given, and through hole plating is done.

【0023】 Single side etching is given to the bump formation side of the circuit board 10, and land 18 is formed in accordance with the position of each person's through hole 15 next. Land 18 makes a plane form a circle, and it is less formed in the big diameter than the diameter size of the bump to form it. (figure 3)

【0024】 Fixed quantity is made to push out conductive paste 20 from the bottom edge part of through hole 15, and through hole 15 the inside is filled with conductive paste 20 from the top of

the circuit board 10 next. A figure 4 shows the condition that through hole 15 the inside is filled with conductive paste 20. conductive paste 20 that it is pushed out from the bottom edge of through hole 15 projects in the hemisphere form under the land 18 due to the prudence and the action of the surface tension. After it is filled with conductive paste 20, it is heated, and conductive paste 20 is made to become solidified, and a hemisphere department 20a is formed at the bottom of the circuit board 10.

【0025】 It is the next, and the end face of upper conductive paste 20 of through hole 15 is ground, and levels. Next, electrolytic copper plating is given, and copper metal skin 22 is set up in the exposure side of conductive paste 20 of the appearance of the hemisphere department 20a of conductive paste 20 and the surface of the circuit board 10 and the surface of the metal skin 16. (figure 5)

【0026】 Single side etching is given against the conductor layer set up at the surface of the circuit board 10, and a wiring pattern 24 is formed next. A wiring pattern 24 is formed by this at the surface of the circuit board 10, and a wiring pattern 24 and a bump at the bottom of the circuit board 10 are done electrically as to the continuity.

【0027】 A figure 6 shows the condition that protection plating 26 such as a nickel plate and gold-plating is set up in the bump and the surface of the wiring pattern 24 after the above process. Contour processing is given, and an IC package is made a product after this.

【0028】 The IC package of this execution example is different from the product which formed a bump by using the usual solder ball and so on, and through hole 15 is filled with conductive paste 20, and the points that a circuit board 10 and a hemisphere bump are formed by unity by having formed it are characteristics. Though copper metal skin 22 was set up in the appearance of the hemisphere department 20a of conductive paste 20 with an example, through hole 15 is sealed up, and it has the action to improve the sealing performance of the IC package to get the action which reinforces a hemisphere bump, and soldering at the time of mounting in this copper metal skin 22.

【0029】 Land 18 was formed in the big diameter from the hemisphere department 20a, and copper metal skin 22 was made to become a step form in a position of a base part of the bump with an example. The one made a step form like this is more effective in the reinforcement of the hemisphere bump. And, a figure 10 is the example that the diameter of the bump and the diameter of the land 18 were made not to form a step as the same size in the base part of the bump.

【0030】 Though electrolytic copper plating was given and copper metal skin 22 was set up, and or the metal skin of the different kind can be formed by the above execution example in several layers it is possible that conductor plating besides the nickel plate, the silver-plating and the gold-plating and so on is used except for copper plating, too.

【0031】 Still, though conductive paste was used as paste to fill through hole 15, you may use paste to have the nature which often separates electrolysis-less copper with the electrically conductive by the above execution example. When this paste is used, it is based on the same method of manufacture as the above execution example. But, the one with thickness has copper metal skin in this case by electrolytic copper plating after the nature of paste to separate electrolysis-less copper often was used and electrolysis-less copper plating was given first and the ground work layer of electrolytic copper plating was formed when copper metal skin is formed for the bump. Even if this method is conductive paste, electrolysis-less copper is separated in the case that it is hard to form, and there is an advantage that the one that copper metal skin was set up can

form copper metal skin securely as to deposit copper metal skin. It isn't limited to copper plating, and electroless plating such as a nickel plate and silver-plating can be used, and you have only to choose the material which often separates this electroless plating film as an electroless plating as paste to form a bump.

【0032】 The sectional side view of the IC package that a hemisphere bump 30 was formed in the circuit board 10 and a figure 8 show a bottom plan view in the figure 7. The loading hole 32 which carries an IC chip in the center of the bottom of the circuit board 10 is formed, and an illustration example forms a hemisphere bump 30 with a product in cavity down form in the surroundings of the loading hole 32.

【0033】 A figure 9 shows the semiconductor device which carried an IC chip 34 on the IC package that a hemisphere bump 30 was formed. This semiconductor device is composed by the multiple layer circuit boards that a circuit board 10 has a layer wiring pattern 35 in the plural. The case that the product layer does the circuit board which has a layer wiring pattern in the plural like this and it is formed is general by the IC package of the surface mounting type to form it by the plastic circuit board. When the circuit board which formed it like this by the product layer body is used, through hole is set up in the circuit board as well as the above execution example, and through hole is filled with conductive paste 20, and an IC package can be manufactured by forming a hemisphere bump 30. The terminal part of the wiring pattern to connect it by the IC chip and the wire bonding is formed with an example of this IC package in the multiple steps. It can work for multiple pins by forming it like this in the multiple steps.

【0034】 It is connected with a wire bonding and so on, and a plastic seal stops an IC chip 34, and a semiconductor device is taken as for the inside layer wiring pattern 35 and the IC chip 34. 36 is a seal \perp plastic. through hole was set up at the bottom of the loading hole as well, and filled with conductive paste 20, and thermal beer was set up with an illustration example.

【0035】 This execution example is a method to manufacture by using the plastic paste to separate electrolysis-less copper often though a hemisphere bump was formed by the (example 2) above execution example by using conductive paste. And, paste that palladium, copper, and so on were added can be used as a plastic paste to separate electrolysis-less copper often. The production method of the IC package with this execution example is explained in accordance with the figure 11 - the figure 14.

【0036】 First, it transparently a hole for through hole formation in the circuit board that deposit formed copper foil on both sides, and through hole plating is given. (figure 11)

Next, both sides etching is given to a circuit board 10, and land 42 is formed in one surface of the circuit board 10 in the wiring pattern 40 and the other aspect. (figure 12)

Next, a hole for through hole formation that it was set up in the circuit board 10 is filled with the plastic paste 44, and a hemisphere department 44a is formed by using the plastic paste 44 to separate electrolysis-less copper often in the land 42 by the same method as the example 1. (figure 13)

【0037】 Electrolysis-less copper plating is given, and copper metal skin 46 is set up in the appearance of the hemisphere department 44a and the wiring pattern 40 next. (figure 14) Because it is easy to separate, electrolysis-less copper is separated selectively only in the bump and the part of the wiring pattern 40, and a plastic paste 44 can cover electrolysis-less copper plating as the figure by copper metal skin 46.

Next, protection plating such as a nickel plate and gold-plating is given to the appearance of copper metal skin 46, and a product is taken.

【0038】 Copper metal skin 46 can be set up suitably with this execution example by using resin paste 44 that electrolysis-less copper is often separated by the electrolysis-less copper plating. In this case, copper metal skin 46 has the one with thickness only by the electrolysis-less copper plating. After a wiring pattern 40 is formed in advance, electroless plating is suitable like this execution example in case of the way of setting up a plating film. It isn't limited to copper plating, and electroless plating except for this is available as an electroless plating. In that case, paste has only to use what often separates an electroless plating film.

【0039】 It is different from the example 1 in case of this execution example, and there is an advantage to form a wiring pattern 40 and land 42 with an etch process of 1 time. And, electrically conductive isn't specially required by the plastic paste to separate electrolysis-less copper to use with this execution example often, and it can use even if it is the thing of the electric insulation.

【0040】 This execution example is the way of omitting through hole plating and manufacturing it with each execution example of the (example 3) above though through hole plating is given after all the holes for through hole formation are set up in the circuit board. The production method of this execution example is shown in the figure 15 - the figure 18.

【0041】 First, a hole 14 for through hole formation is formed in the circuit board 10 that deposit formed copper foil 12 on both sides, and land 18 is formed on the bump formation side of the circuit board 10 by the single side etching. (figure 15)

Next, a hole 14 is filled with conductive paste 20, and a hemisphere department 20a is formed. (figure 16)

Next, electrolytic copper plating is given, and copper metal skin 22 is set up in the surface of the hemisphere department 20a and the surface of copper foil 12. (figure 17).

Next, single side etching has a metal skin at the surface of the circuit board 10, and a wiring pattern 40 is formed. (figure 18)

【0042】 It does like this, and it can get the IC package which has a hemisphere bump without giving through hole plating. It is formed on earth, and a circuit board and a hemisphere bump become these IC packages, too. As for the hemisphere bump and the wiring pattern 40 at the surface of the circuit board 10, continuity has it electrically through conductive paste 20 of through hole 15.

【0043】 It is the example except that (example 4) through hole plating is omitted and manufactured. Land and a wiring pattern are formed with this execution example by both sides etching after it transparently a hole for through hole formation in the circuit board that deposit formed copper foil.

Next, it has electrically conductive in the hole for through hole formation, and it is filled with the plastic paste to separate electrolysis-less copper often, and a bump is formed.

Next, electrolysis-less copper plating is given and manufactured by deposit's forming copper metal skin selectively in the bump and the wiring pattern.

【0044】 Though electrolysis-less copper plating was used, it isn't limited to the electrolysis-less copper plating, and other electroless plating can be used with this execution example by using the plastic paste to separate an electroless plating film often. There is an advantage to simplify production process with a production method of the above execution example 3 and the example 4

from omitting through hole plating. A bump can be reinforced by covering a bump as well as the case by the example of the point by copper metal skin, and the IC package which it can get by these examples can get soldering and the sealing performance of through hole, too. And, there is a disadvantage that electric resistance is big in conductive paste in comparison with the metal skin by through hole plating though a bump and a wiring pattern are connected electrically in these examples 3, the case by 4 by conductive paste that through hole was filled.

【0045】 The example which conductive paste that (example 5) soldering is possible is used for is shown. Both sides etching is given to a circuit board, and land and a wiring pattern are formed with this execution example after it transparently a hole for through hole formation in the circuit board that deposit formed copper foil on both sides of and through hole plating is given.

Next, through hole is filled with conductive paste to have soldering, and a hemisphere bump is formed, and an IC package is taken.

【0046】 The construction of the IC package which it could get in the figure 19 by the method of this execution example is shown. It has an IC package filled, and the hemisphere department 50a of the bump doesn't have it covered in the plating layer and so on, and conductive paste 50 to have electrically conductive and soldering in through hole becomes the form that it is exposed as it is in the outside. The IC package which it can get by the method of this execution example can be mounted as it is by soldering, and there is an advantage not to need to set up copper metal skin for the bump in it.

【0047】 Still, the land 18 of the big diameter is formed by a bump base part as well as the example which was above mentioned in case of the IC package as well made by the method of this example more than a bump diameter. And, you may give protection plating such as a nickel plate and gold-plating in case of this execution example as well for the protection of the bump.

【0048】 It is the way that through hole plating was omitted with the example which conductive paste that (example 6) soldering was possible was used for. After it transparently a hole for through hole formation in the circuit board that deposit formed copper foil on both sides of, both sides etching is given to a circuit board, and land and a wiring pattern are formed with this execution example.

Next, a hole for the above through hole formation is filled with conductive paste to have electrically conductive and soldering, and a hemisphere bump is formed, and an IC package is taken.

【0049】 The construction of the IC package which it could get in the figure 20 by the method of this execution example is shown. It is filled, and formed on earth, and the wiring pattern 52 which has etching and which is formed by through hole by the IC package of this execution example at the surface of the circuit board 10 conductive paste 50 the circuit board 10 and the bump copper foil . The points that composition is very much simplified are characteristics by the IC package which it can get by the method of this execution example. Because it has soldering, conductive paste 50 can be mounted as it is by soldering.

【0050】 Though through hole was filled with paste and a bump was formed in the circuit board and the unity, the heat conduction of paste to fill through hole is used, and it is possible with each execution example of the (example 7) above that an IC package with the thermal beer which makes an efficient heat dissipation possible is formed. paste to contain metal powder such as copper and silver can be used as conductive paste to have good heat conduction.

【0051】 A figure 21 shows the example that the IC package formed by using good conductive paste 60 of the heat conduction was carried on the motherboard. An IC package has the thermal beer 62 set up at the bottom of the loading hole of the hemisphere bump 60a as a contact button and the IC chip 34. Thermal beer 62 is formed in the same method as the case that a hemisphere bump as a contact button was formed in the same way when it explained with each execution example of the above. In other words, through hole for the thermal beer formation is set up in the IC chip loading part except for through hole for the connection terminal formation, and this through hole is filled with conductive paste 60, and a bump is formed. After that, processes the surface of the circuit board 10, and it can expose the top end side of the thermal beer 62 by forming a loading hole on the loading side of the IC chip 34, and an IC chip 34 can be connected to the thermal beer 62 directly.

【0052】 A shield layer, 72 are the heat conductive layers of the motherboard with 64 with the overcoat of the motherboard and 66 with the pad for the connection and 68 with prepreg and 70 by the figure 21. It is connected by a pad 66 for the connection, and it has an IC package connected to the heat conductive layer 72 of the motherboard the hemisphere bump 60a the thermal beer 62. A heat dissipation from the IC chip 34 is made by this efficiently through the thermal beer 62 with an IC package and a motherboard being connected electrically. Because it is connected to the IC chip 34 directly, as for the thermal beer 62 set up in the IC package of this execution example, it becomes possible that heat is make to dissipation efficiently from the IC chip 34. The production method of the IC package which has thermal beer by this method is a very effective method in the point which can form it at the same time with the contact button the thermal beer, too.

【0053】 Of course it is still possible that a contact button and thermal beer are formed as another method with the above method at another process, too. In other words, thermal beer is formed by using prepreg to have multiple layer product layers, and you may try to form a contact button by forming a bump in accordance with the above method in the rear process. Like this, as for the same thing, the quality of the material of the part of the bump to form thermal beer to set up in the IC chip loading range, and a contact button doesn't necessarily limit it.

【0054】 A figure 22 and a figure 23 show the state that an IC package was mounted on the printed circuit board 74 with solder 76 in the illustration which showed the state of the connection part in an edge to mount some IC packages the hemisphere bump 78 is the pad for soldering set up on the surface of the printed circuit board 74. It is when there is much amount of solder 76 in the figure 23 when there is a little amount of solder 76 in the figure 22 touches a pad 78 for soldering on that apex side, and solder 76 sticks to the meniscus-shaped in the surroundings of part as for the hemisphere bump. When a contact button is a hemisphere form like this, solder 76 pulls it from the outside to our part of the hemisphere bump, and solder 76 is prevented from flowing into the outside. Even if the amount of solder changes by this, it becomes possible that a reliable connection is done.

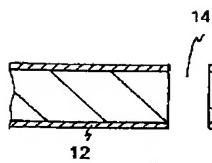
【0055】 When the IC package that a hemisphere bump was actually formed in many individuals was connected with the printed circuit board and each hemisphere bump and the state of the union with the pad for soldering of the printed circuit board were observed by the X-ray apparatus, due to the action of self alignment, hemisphere bump and for soldering It confirmed solder pulled it with a position with the pad aligning to part with the pad and the hemisphere bump, and it connected securely.

【0056】 A figure 24 and a figure 25 show the state of the connection when a position deviation has a hemisphere bump and a wiring pattern. A figure 25 shows the case of the IC package which has the bump of Taira form as a comparison. The imprudence that solder 76 protrudes even to the outside of the pad 78 for soldering and that a mounting circuit board side approaches the end face of the bump and which is electric with the pad 78 which adjoins it in the space when a pad 78 for soldering and a bump have a position deviation in case of the IC package which has the bump of Taira form as shown in the figure 25 It is easy to bring about. Because it is away, solder 76 is prevented from flowing into the outside of the pad 76 for soldering, and electric imprudence can be prevented to this by this as shown in the figure 24 in case of a hemisphere bump as for the appearance of the bump and the mounting circuit board side. Like this, when a hemisphere bump is used, electric imprudence between the patterns is prevented, and a suitable connection can be done, and it becomes possible that a contact button is formed in the high density, and it becomes possible that it copes with multiple pins suitably.

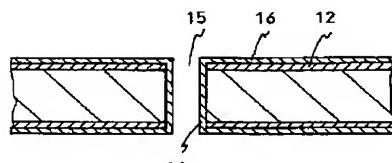
【0057】

【the effect of the invention】 The IC package which affects this invention can prevent it from lacking sometimes a bump from the above-mentioned circuit board and a bump being formed as for unity at the time of the handling of the IC package, and a mounting circuit board is made to mount it securely by a bump's being formed by a hemisphere form again as having it. It can be provided as a product which a thing is made in. And, it is made to unify a bump with the circuit board securely, and it can be formed because the bump of the hemisphere form is formed by filling it with paste in the hole for through hole formation that according to the production method of the IC package which affects this invention, it was set up in the circuit board as a contact button. And, it has the effect which can be formed as a bump to have fixed form as a contact button.

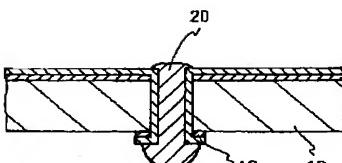
[1]



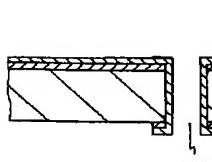
[2]



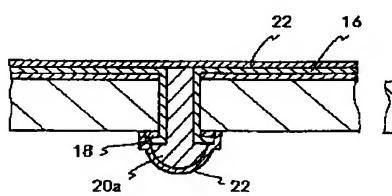
[4]



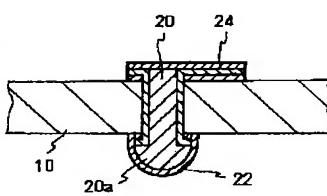
[3]



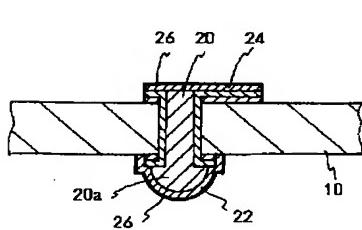
[5]



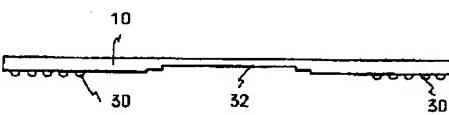
[10]



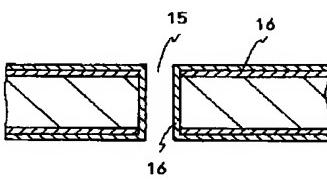
[6]



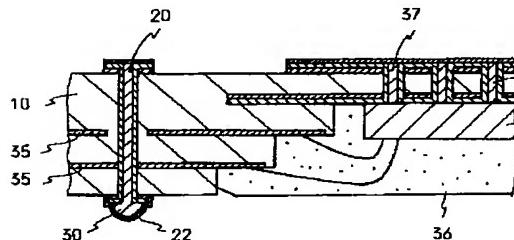
[7]



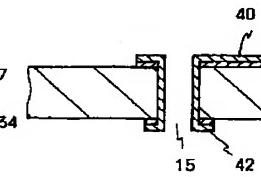
[11]



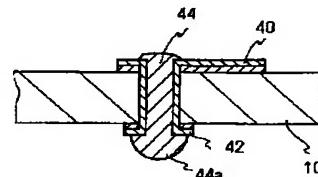
[9]



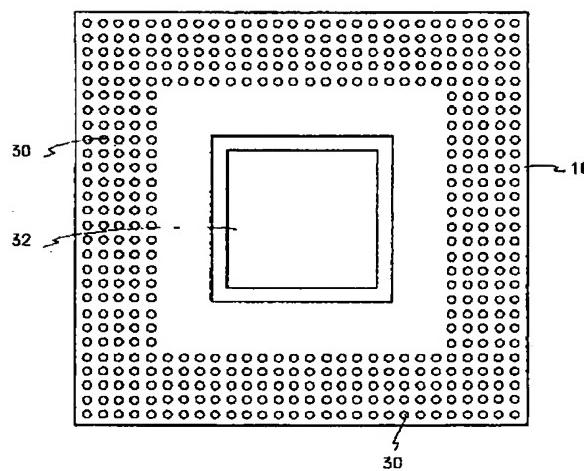
[12]



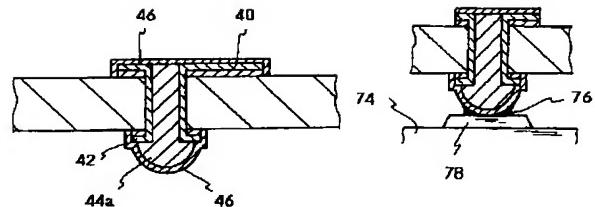
[13]



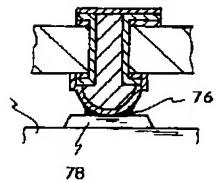
【 8 】



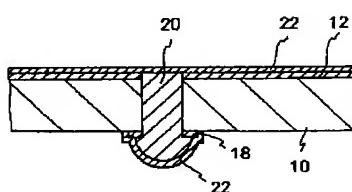
【 14 】



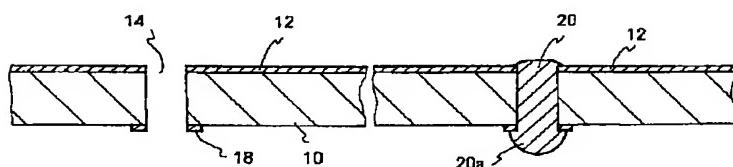
【 22 】



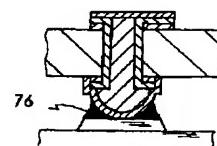
【 17 】



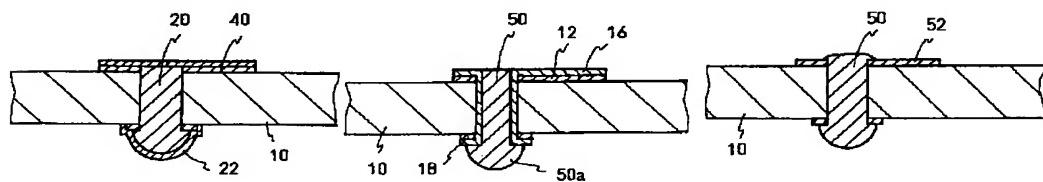
【 15 】



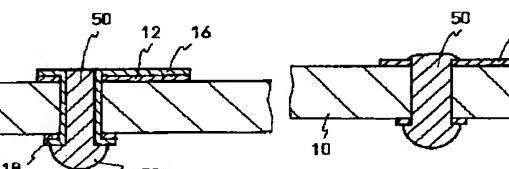
【 23 】



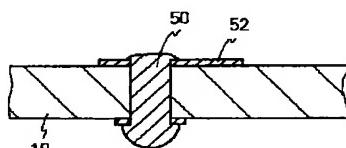
【 18 】



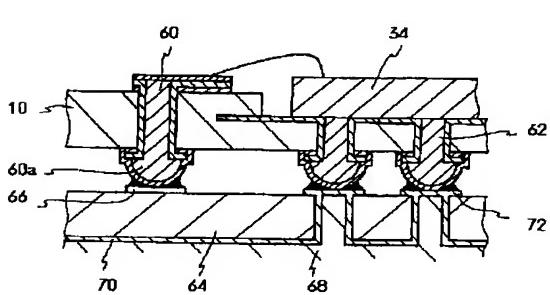
【 19 】



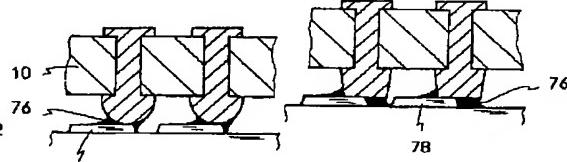
【 20 】



【 21 】



【 24 】



【 25 】

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-226456

(43)公開日 平成7年(1995)8月22日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 23/12				
H 05 K 1/11	N 7511-4E			L
1/18	J 8718-4E			N

H 01 L 23/12

審査請求 未請求 請求項の数19 O L (全 12 頁) 最終頁に続く

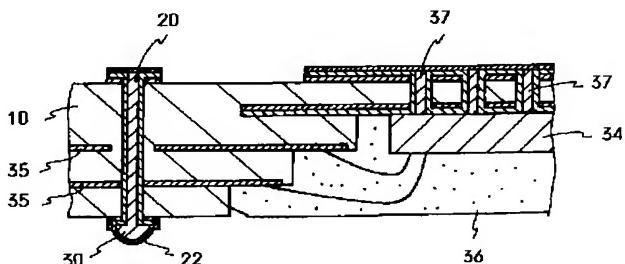
(21)出願番号	特願平6-86622	(71)出願人	000230216 日本ミクロン株式会社 長野県岡谷市川岸上3丁目4番5号
(22)出願日	平成6年(1994)4月25日	(72)発明者	小松 隆次 長野県岡谷市川岸上1-9-28
(31)優先権主張番号	特願平5-132280	(72)発明者	上野 裕 長野県岡谷市長地1448-1
(32)優先日	平5(1993)4月23日	(74)代理人	弁理士 編賀 隆夫 (外1名)
(33)優先権主張国	日本 (JP)		
(31)優先権主張番号	特願平5-220386		
(32)優先日	平5(1993)7月5日		
(33)優先権主張国	日本 (JP)		
(31)優先権主張番号	特願平5-339919		
(32)優先日	平5(1993)11月25日		
(33)優先権主張国	日本 (JP)		

(54)【発明の名称】 ICパッケージ及びその製造方法

(57)【要約】

【目的】 基板にバンプを一体形成し、バンプの欠落等を防止するとともに、実装時の電気的短絡を防止したICパッケージを提供する。

【構成】 基板10に表面実装用のバンプ30を形成したICパッケージにおいて、前記基板10の厚み方向に透設して形成されたスルーホールに導電性あるいは電気的絶縁性のペースト20が充填され、前記ペースト20が前記スルーホールの一端から半球形状に突出して前記スルーホール内に充填されたペースト20と一体に固化してバンプ30が形成され、該半球形のバンプ30表面に銅めっき等の導体めっき層22が被着形成されたことを特徴とする。



【特許請求の範囲】

【請求項1】 基板に表面実装用のバンプを形成したICパッケージにおいて、前記基板の厚み方向に透設して形成されたスルーホールに導電性あるいは電気的絶縁性のペーストが充填され、前記ペーストが前記スルーホールの一端から半球形状に突出して前記スルーホール内に充填されたペーストと一緒に固化してバンプが形成され、該半球形のバンプ表面に銅めっき等の導体めっき層が被着形成されたことを特徴とするICパッケージ。

【請求項2】 基板に表面実装用のバンプを形成したICパッケージにおいて、前記基板の厚み方向に透設して形成された孔に導電性ペーストが充填され、前記導電性ペーストが前記孔の一端から半球形状に突出して前記孔内に充填された導電性ペーストと一緒に固化形成されて成ることを特徴とするICパッケージ。

【請求項3】 導電性ペーストがハンダ付け性を有するものである請求項2記載のICパッケージ。

【請求項4】 導電性ペーストによって形成された半球形のバンプ表面に銅めっき等の導体めっき層が被着形成されたことを特徴とする請求項2記載のICパッケージ。

【請求項5】 基板が複数個のICチップを搭載可能にしたマルチチップタイプのものであることを特徴とする請求項1または2記載のICパッケージ。

【請求項6】 基板が複数の内層配線パターンを有する多層基板であることを特徴とする請求項1、2または5記載のICパッケージ。

【請求項7】 ICチップと接続する配線パターンの端子部が多段に形成されたことを特徴とする請求項6記載のICパッケージ。

【請求項8】 半球形バンプの基部にバンプよりも大径のランドが設けられたことを特徴とする請求項1、2または4項記載のICパッケージ。

【請求項9】 基板のICチップ搭載範囲にサーマルビアが設けられたことを特徴とする請求項1、2、5または6記載のICパッケージ。

【請求項10】 基板のICチップ搭載範囲に、基板に透設されたスルーホールあるいは孔内に前記接続端子を形成するペーストと同じペーストが充填されたサーマルビアが設けられたことを特徴とする請求項1、2、5または6記載のICパッケージ。

【請求項11】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、前記基板に形成するバンプの平面配置位置に合わせて基板の厚み方向にスルーホール形成用の孔を透設し、前記孔内にペーストを充填して、前記孔の一端から半球形状にペーストを突出させ、孔内のペーストとともに一緒にペーストを固化させることによってバンプを形成することを特徴とするICパッケージの製造方法。

【請求項12】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の片面をエッチングして前記孔位置に合わせてランドを形成し、スルーホールに導電性ペーストを充填して前記スルーホールの一端から半球形状に前記導電性ペーストを突出させ、

前記導電性ペーストを固化させてバンプを形成し、電解めっきを施して前記バンプ表面に銅めっき等の導体めっき層を設け、前記ランド形成面とは反対側の基板面をエッチングして所定の配線パターンを形成することを特徴とするICパッケージの製造方法。

【請求項13】 請求項12項記載のICパッケージの製造方法において、前記導電性ペーストにかえて無電解めっき被膜を析出しやすいペーストを使用し、

スルーホールを形成してバンプを形成した後、無電解めっきを施して前記バンプ表面に無電解導体めっき層を設け、次いで、電解めっきにより導体めっき層を厚付けすることを特徴とするICパッケージの製造方法。

【請求項14】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、

前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記スルーホールに無電解めっき被膜を析出しやすいペーストを充填して前記スューホールの一端から半球形状に前記ペーストを突出させ、前記ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を設けることを特徴とするICパッケージの製造方法。

【請求項15】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、

両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、前記基板の片面をエッチングして前記孔位置に合わせてランドを形成し、前記孔内に導電性ペーストを充填して前記スルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、電解めっきを施して前記バンプ表面に導体めっき層を被着形成し、前記ランド形成面とは反対側の基板面をエッチングして所定の配線パターンを形成することを特徴とするICパ

ッケージの製造方法。

【請求項16】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記孔内に無電解めっき被膜を析出しやすい導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を厚付けすることを特徴とするICパッケージの製造方法。

【請求項17】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記スルーホールにハンダ付け性を有する導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成することを特徴とするICパッケージの製造方法。

【請求項18】 基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向に接続端子形成用の孔を透設するとともにICチップの搭載範囲にサーマルビア形成用の孔を透設し、前記接続端子形成用の孔および前記サーマルビア形成用の孔に熱伝導性の良好なペーストを充填して、接続端子とともにサーマルビアを形成することを特徴とする請求項11、12、13、14、15、16または17記載のICパッケージの製造方法。

【請求項19】 バンプにニッケルめっき、銀めっき、金めっき等の保護めっきを施すことを特徴とする請求項11、12、13、14、15、16または17記載のICパッケージの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はICパッケージ及びその製造方法に関し、より詳細には接続端子として基板に半球形バンプを設けたICパッケージ及びその製造方法に関する。

【0002】

【従来の技術】 近年、ICの急速な高速化、高機能化にともない、小型かつ多ピンで安価な、しかも信頼性の高いICパッケージが求められている。これに対し、PGA、TAB、QFP、BGAなど種々のパッケージが開

発されてきた。しかしながら、従来のICパッケージは製造コストや多ピン化の点で問題があった。

【0003】

【発明が解決しようとする課題】 たとえば、前記PGAは多ピン化が比較的容易であるものの、基板にピンを立てる必要があることから製造コストがかかるという問題がある。また、TABは一括ボンディングによってインナーボンディングできることから製造コスト的には有利であるが、外周縁でしか接続できないため接続部の配線パターンを微細に形成しなければならない。また、ボンディングの際に特殊な装置を必要とするという問題がある。また、QFPは接続端子の設置位置がパッケージの周縁部のみに限定されるため、多ピンにする場合はパッケージの外形寸法を大きくするかピンのピッチを狭くするしか手段がなく、多ピン化が制約されるという問題がある。

【0004】 また、BGAは接続端子としてハンダボールを使用し、基板面全体を接続端子の設置スペースにできることから好適に多ピン化が図れるが、実装時にハンダボールがつぶれてショートするおそれがあることや、ハンドリング時にハンダボールが欠落するおそれがあることからICボンディングや樹脂封止した後にハンダボールを取り付けなければならないといった問題があった。

【0005】 本出願のICパッケージはBGAパッケージと同様に基板にバンプを形成して成るものであるが、基板にバンプを形成する方法としては上記のハンダボールを取り付けるもの他、めっきを施したプラスチックボールを取り付けるといった方法もある。しかしながら、従来のような別体で形成したボールを取り付けたパッケージは、ボールの接合強度が不十分になることや、きわめて小さな部品を取り扱うことから取扱いが煩雑であるといった問題があった。

【0006】 また、最近のICは上記の多ピン化、小型化とともに高機能化にともない発熱量が大きくなっている。そのため、ICパッケージの熱放散性が問題になっている。ICパッケージの熱放散性を向上させる方法としては放熱用フィンを取り付ける方法やサーマルビアを設ける方法がある。このうち、放熱フィンを取り付ける方法は比較的容易に放熱効果を得ることができ、送風装置と併用することによってさらに高い放熱効果を得ることができるという利点はあるが、放熱フィンは相応な大きさが必要であり、このためICパッケージの小型化、薄型化が阻害される。また、別部品として冷却装置を設けた場合は機器の小型化が難しくなるという問題がある。また、サーマルビアを設ける場合、従来方法ではICチップの直下に設け難く、そのため有効な熱放散ができないと問題があった。

【0007】 そこで、本発明はこれら問題点を解消すべくなされたものであり、その目的とするところは、基板

に対してバンプが一体的に形成され、基板からバンプが欠落したりすることを防止でき、実装時における電気的短絡を防止して実装基板と確実に接続することができるICパッケージおよびこのICパッケージを好適に製造することができるICパッケージの製造方法を提供しようとするものである。

【0008】

【課題を解決するための手段】本発明は上記目的を達成するため次の構成を備える。すなわち、基板に表面実装用のバンプを形成したICパッケージにおいて、前記基板の厚み方向に透設して形成されたスルーホールに導電性あるいは電気的絶縁性のペーストが充填され、前記ペーストが前記スルーホールの一端から半球形状に突出して前記スルーホール内に充填されたペーストと一緒に固化してバンプが形成され、該半球形のバンプ表面に銅めっき等の導体めっき層が被着形成されたことを特徴とする。また、前記基板の厚み方向に透設して形成された孔に導電性ペーストが充填され、前記導電性ペーストが前記孔の一端から半球形状に突出して前記孔内に充填された導電性ペーストと一緒に固化形成されて成ることを特徴とする。また、前記導電性ペーストがハンダ付け性を有するものである場合は、バンプに導体めっき層を形成せずにそのままハンダ付けによって実装できる点で好ましい。また、前記導電性ペーストによって形成された半球形のバンプ表面に銅めっき等の導体めっき層が被着形成されたことを特徴とする。また、前記基板が複数個のICチップを搭載可能にしたマルチチップタイプのものであることを特徴とする。また、前記基板に複数の内層配線パターンを有する多層基板を用いることは、種々用途の製品を形成できる点で好ましい。また、ICチップと接続する配線パターンの端子部が多段に形成されたことは多ピン形成が容易にできる点で好ましい。また、半球形バンプの基部にバンプよりも大径のランドが設けられたことを特徴とする。また、前記基板のICチップ搭載範囲にサーマルビアが設けられたものは、効果的にICパッケージの熱放散性を向上させることができる点で好ましい。また、前記基板のICチップ搭載範囲に、基板に透設されたスルーホールあるいは孔内に前記接続端子を形成するペーストと同じペーストが充填されたサーマルビアが設けられたことを特徴とする。

【0009】また、基板に表面実装用のバンプを形成したICパッケージの製造方法において、前記基板に形成するバンプの平面配置位置に合わせて基板の厚み方向にスルーホール形成用の孔を透設し、前記孔内にペーストを充填して、前記孔の一端から半球形状にペーストを突出させ、孔内のペーストとともに一緒にペーストを固化させることによってバンプを形成することを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の片面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記孔内に無電解めっき被膜を析出しやすい導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を厚付けすることを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、前記基板の片面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記孔内に無電解めっき被膜を析出しやすい導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を厚付けすることを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の片面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記スルーホールにハンダ付け性を有する導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成することを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向に接続端子形成用の孔を透設するとともにICチップの搭載範囲にサーマルビア形成用の孔を透設し、前記接続端

合わせてランドを形成し、スルーホールに導電性ペーストを充填して前記スルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、電解めっきを施して前記バンプ表面に銅めっき等の導体めっき層を設け、前記ランド形成面とは反対側の基板面をエッチングして所定の配線パターンを形成することを特徴とする。また、前記ICパッケージの製造方法において、前記導電性ペーストにかえて無電解めっき被膜を析出しやすいペーストを使用し、スルーホールを形成してバンプを形成した後、無電解めっきを施して前記バンプ表面に無電解導体めっき層を設け、次いで、電解めっきにより導体めっき層を厚付けすることを特徴とする。また、基板に表面実装用のバンプを形成したICパッケージの製造方法において、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記スルーホールに無電解めっき被膜を析出しやすいペーストを充填して前記スルーホールの一端から半球形状に前記ペーストを突出させ、前記ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を設けることを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、前記基板の片面をエッチングして前記孔位置に合わせてランドを形成し、前記孔内に導電性ペーストを充填して前記スルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、電解めっきを施して前記バンプ表面に導体めっき層を被着形成し、前記ランド形成面とは反対側の基板面をエッチングして所定の配線パターンを形成することを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記孔内に無電解めっき被膜を析出しやすい導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成し、無電解めっきにより前記バンプ表面に導体めっき層を厚付けすることを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向にスルーホール形成用の孔を透設し、スルーホールめっきを施し、前記基板の両面をエッチングして前記孔位置に合わせてランドおよび配線パターンを形成し、前記スルーホールにハンダ付け性を有する導電性ペーストを充填してスルーホールの一端から半球形状に前記導電性ペーストを突出させ、前記導電性ペーストを固化させてバンプを形成することを特徴とする。また、両面に銅箔を被着形成した基板の厚み方向に接続端子形成用の孔を透設するとともにICチップの搭載範囲にサーマルビア形成用の孔を透設し、前記接続端

子形成用の孔および前記サーマルビア形成用の孔に熱伝導性の良好なペーストを充填して、接続端子とともにサーマルビアを形成することを特徴とする。また、前記バンプにニッケルめっき、銀めっき、金めっき等の保護めっきを施すことを特徴とする。

【0010】

【発明の概要】本発明に係るICパッケージは基板面に半球形バンプを形成して表面実装を可能にした製品であり、バンプを基板と一緒に形成したこと及び基板面から半球形に突出させて形成したことを特徴とする。本発明に係るICパッケージの製造方法は基板にスルーホール形成用の孔をあけ、孔内にペーストを充填することによって半球形のバンプを形成することを特徴とする。なお、使用するペーストは導電性を有するものであっても良いし、電気的絶縁性のものであってもよい。

【0011】基板面から半球形状にバンプを突出させるには、スクリーン印刷法等で基板に設けた孔あるいはスルーホール（スルーホールの用語は電気的導通を有するものの意で用いる）内にペーストを充填し、孔あるいはスルーホールの一端からペーストを一定量押し出すようにし、ペーストの自重と表面張力の作用によって半球形に形成する。

【0012】このように孔内にペーストを充填して半球形にする場合は使用するペーストの粘度やチクソビリティが重要な要素となる。たとえば、チクソビリティが高過ぎるとスルーホールからペーストが尖って突出するようになり、チクソビリティが低過ぎるとペーストがわきに流れて立ち上がり形状が形成されなくなる。このようにして形成するバンプは各々の大きさや高さが均一にならなければならない。バンプの高さ寸法などが不均一だと実装の際に確実な接続ができなくなるからである。上記のようにしてバンプを形成したスルーホールの他端は基板面上に形成した配線パターンに接続し、半球形バンプと配線パターンとがスルーホール部分で電気的に導通して表面実装可能になる。

【0013】半球形バンプを形成する方法としては、基板にスルーホール形成用の孔を設けてスルーホールめっきを施してからペーストを充填する方法と、基板にスルーホール形成用の孔を形成した後、スルーホールめっきを施さずにそのままペーストを充填して形成する方法がある。スルーホールめっきを施さない場合は、スルーホール形成用の孔の内面とペーストとの密着性が問題になるのに対し、スルーホールめっきを施した場合は、孔の内面とめっき層との密着性が良好になってパッケージの密封性が向上するという利点がある。また、スルーホールめっきを施した場合はスルーホール部分での電気的導通が良好になるという利点がある。なお、スルーホールめっきを施す場合はスルーホールの内面のめっき層で電気的に導通するから、導電性ペーストのかわりに電気的絶縁性のペーストを使用することが可能である。この場

合のペーストは半球形バンプの形状を保持するコア部を構成することになる。

【0014】半球形バンプを形成した後はバンプの半球部の表面に銅めっき層等の導体めっき層を形成するのがよい。この導体めっき層は、バンプを補強する作用と、実装の際にハンダ付けを可能にすること、スルーホールの密封性を向上させICパッケージの吸湿を防止するという作用がある。

【0015】上記の導体めっき層は電解めっきあるいは無電解めっきによって形成できる。電解めっきを施す場合はバンプと電気的に導通をとる必要があるから配線パターン等を形成する製造工程とのかねあいで電解めっきと無電解めっきを選択する必要がある。無電解めっきを使用する場合は必要個所にのみ選択的にめっき被膜が形成されるようにしなければならないから、その場合は無電解めっき被膜を析出しやすいペーストを使用すればよい。無電解めっき被膜を析出しやすいペーストを使用することによって、必要個所にのみ選択的に導体めっき被膜を形成することができる。無電解めっきは電解めっきを施すための電気的導通をとる下地めっきとしても使用できる。

【0016】本発明で使用する半球形バンプ形成用のペーストとしては、上記の導電性あるいは電気的絶縁性を有するものの他にさらにハンダ付け性を備えたペーストを使用できる。ハンダ付け性を有するペーストを使用する場合は、半球形バンプの表面に上記のような導体めっき層を設げずにそのままハンダ付けによって実装できるという利点がある。また、さらに半球形バンプ形成用のペーストとして良好な熱伝導性を有するペーストを使用することによって、基板に熱放散用のサーマルビアを形成してパッケージの熱放散性を向上させるようになることができる。

【0017】本発明に係るICパッケージの製造方法によれば、基板に設けたスルーホール形成用の孔にペーストを充填してバンプを形成するから、従来のような別体で形成したハンダボールを基板に接合する方法とは異なり基板と一緒にバンプが形成でき、バンプが基板から欠落するといったことを防止することができる。したがって、従来のようにICボンディングあるいは樹脂封止した後にハンダボールを接合するという製造工程をとる必要がなく、ICパッケージの完成品として提供することができる。これによって、半導体装置の製造を容易にすることが可能になる。

【0018】また、接続端子が半球形バンプとして形成されるから実装時における電気的短絡の発生を効果的に防止することができる。また、バンプはペーストを半球形に固化したコアによって形成されているから保形性があり、実装の際にバンプがつぶれたりすることを防止することができる。

【0019】本発明に係るICパッケージの基板材料と

しては、電気的絶縁性を有する材料が広く適用可能である。一般には、ガラスエポキシを変性させた耐熱性のガラスエポキシあるいはB T レジン、ポリイミド、あるいはこれらとエポキシ樹脂とを混合させたものが好適である。また、プラスチック基板のかわりにセラミック基板を使用することも可能である。また、本発明に係るICパッケージを構成する基板も単層に限らず複数の配線パターン層を有する多層基板も使用できる。また、複数個のICチップを搭載するマルチチップタイプの基板に対しても適用することができる。また、ヒートプレッダを装着した基板やテープキャリアと組み合わせて使用する基板等についても適用できる。

【0020】

【実施例】以下、本発明に係るICパッケージ及びその製造方法に関する好適な実施例について添付図面とともに説明する。

(実施例1) 図1～図6は本発明に係るICパッケージの製造方法の第1実施例を示す。本実施例は導電性ペーストを使用して半球形バンプを形成する例である。導電性ペーストとしては、たとえば、CLX-204(タムラ製作所製)、MDP-800、900(三井東圧化学社製)が使用できる。

【0021】① 図1は、まず、両面に銅箔12を被着形成した基板10に穴明け加工を施してスルーホール形成用の孔14を形成した状態を示す。孔14は基板10に設けるバンプの平面配置に合わせて所定数形成する。図では説明上、一つの孔14のみ示す。

【0022】② 次に、スルーホールめっきにより、孔14の内壁面にめっき層16を設けスルーホール15を形成するとともに、銅箔12表面にめっき層16を形成する(図2)。このめっき層16は基板10の上面に形成する配線パターンと、基板10の下面に形成するバンプとを電気的に導通させるためのものである。スルーホールめっきは、無電解銅めっきを施した後、電解銅めっきを施して行う。

【0023】③ 次に、基板10のバンプ形成面に片面エッチングを施し、各々のスルーホール15の位置に合わせてランド18を形成する。ランド18は平面形状を円形とし、形成すべきバンプの径サイズよりも若干大径に形成する(図3)。

【0024】④ 次に、スルーホール15の下端部から導電性ペースト20を一定量押し出すようにして基板10の上方からスルーホール15内に導電性ペースト20を充填する。図4はスルーホール15内に導電性ペースト20を充填した状態を示す。スルーホール15の下端から押し出された導電性ペースト20は自重と表面張力の作用によってランド18の下側に半球形に突出する。導電性ペースト20を充填した後、加熱して導電性ペースト20を固化させ、基板10の下面に半球部20aを形成する。

【0025】⑤ 次いで、スルーホール15の上部の導電性ペースト20の端面を研削して平坦化する。次に、電解銅めっきを施し、導電性ペースト20の半球部20aの外面および基板10上面の導電性ペースト20の露出面、めっき層16の表面に銅めっき層22を設ける(図5)。

【0026】⑥ 次に、基板10の上面に設けられた導体層に対し片面エッチングを施して配線パターン24を形成する。これによって基板10の上面に配線パターン24が形成され、配線パターン24と基板10下面のバンプが電気的に導通される。

【0027】⑦ 図6は上記工程後、バンプと配線パターン24の表面にニッケルめっき、金めっき等の保護めっき26を設けた状態を示す。ICパッケージはこの後、外形加工を施して製品とされる。

【0028】本実施例のICパッケージは従来のハンダボール等を用いてバンプ形成した製品とは異なり、スルーホール15に導電性ペースト20を充填して形成したことによって基板10と半球形バンプとが一体に形成される点が特徴である。実施例では導電性ペースト20の半球部20aの外面に銅めっき層22を設けたが、この銅めっき層22は半球形バンプを補強する作用と実装時におけるハンダ付け性を得ること、スルーホール15を密封してICパッケージの密封性を向上させるという作用を有する。

【0029】実施例ではランド18を半球部20aよりも大径に形成して、銅めっき層22がバンプの基部位置で段差形状になるようにした。このように段差形状にした方が半球形バンプの補強に有効である。なお、図10はバンプの径とランド18の径を同サイズとしてバンプの基部に段差を形成しないように作成した例である。

【0030】上記実施例では電解銅めっきを施して銅めっき層22を設けたが、銅めっきの他にニッケルめっき、銀めっき、金めっき等の他の導体めっきを使用することも可能であり、また、同一または異種のめっき層を複数層に形成することもできる。

【0031】なお、上記実施例ではスルーホール15に充填するペーストとして導電性ペーストを使用したが、導電性とともに無電解銅を析出しやすい性質を有するペーストを使用してもよい。このペーストを使用する場合も上記実施例と同様な製法による。ただし、この場合はバンプに銅めっき層を形成する際に、無電解銅を析出しやすいペーストの性質を利用してまず無電解銅めっきを施して電解銅めっきの下地層を形成した後、電解銅めっきによって銅めっき層を厚付けする。この方法は、導電性ペーストであっても銅めっき層が形成しにくいといった場合に無電解銅を析出して銅めっき層を設けた方が銅めっき層が確実に被着形成できるという利点がある。なお、無電解めっきとしては銅めっきに限らず、ニッケルめっき、銀めっき等の無電解めっきが使用でき、バンプ

を形成するペーストとしてはこれら無電解めっき被膜を析出しやすい材料を選べばよい。

【0032】図7は基板10に半球形バンプ30を形成したICパッケージの側断面図、図8は底面図を示す。図示例はキャビティダウン形式の製品で、基板10の下面中央部にICチップを搭載する搭載穴32を形成し、搭載穴32の周囲に半球形バンプ30を形成している。

【0033】図9は半球形バンプ30を形成したICパッケージにICチップ34を搭載した半導体装置を示す。この半導体装置は基板10が複数の内層配線パターン35を有する多層基板によって構成される。プラスチック基板によって形成する表面実装型のICパッケージではこのように複数の内層配線パターンを有する基板を積層して形成する場合が一般的である。このように積層体で形成した基板を使用する場合も上記実施例と同様に基板にスルーホールを設け、スルーホールに導電性ペースト20を充填して半球形バンプ30を形成することによりICパッケージを製造することができる。このICパッケージの実施例ではICチップとワイヤボンディングによって接続する配線パターンの端子部を多段に形成している。このように多段に形成することで多ピン化を図ることができる。

【0034】内層配線パターン35とICチップ34とはワイヤボンディング等で接続し、ICチップ34を樹脂封止して半導体装置とする。36は封止樹脂である。図示例では搭載穴の底面にもスルーホールを設け、導電性ペースト20を充填してサーマルビアを設けた。

【0035】(実施例2) 上記実施例では導電性ペーストを使用して半球形バンプを形成したが、本実施例は無電解銅を析出しやすい樹脂ペーストを使用して製造する方法である。なお、無電解銅を析出しやすい樹脂ペーストとしては、パラジウム、銅等を混入したペーストが使用できる。本実施例でのICパッケージの製造方法を図11～図14にしたがって説明する。

【0036】① まず、両面に銅箔を被着形成した基板にスルーホール形成用の孔を透設し、スルーホールめっきを施す(図11)。

② 次に、基板10に両面エッチングを施し、基板10の一方の面に配線パターン40及び他方の面にランド42を形成する(図12)。

③ 次に、無電解銅を析出しやすい樹脂ペースト44を用い、実施例1と同様な方法によって、基板10に設けたスルーホール形成用の孔に樹脂ペースト44を充填してランド42側に半球部44aを形成する(図13)。

【0037】④ 次に、無電解銅めっきを施し、半球部44a、配線パターン40の外面に銅めっき層46を設ける(図14)。樹脂ペースト44は無電解銅めっきを析出しやすいものであるから、バンプおよび配線パターン40部分にのみ選択的に無電解銅を析出して図のように銅めっき層46によって被覆することができる。

⑤ 次に、銅めっき層46の外面にニッケルめっき、金めっき等の保護めっきを施して製品とする。

【0038】本実施例では無電解銅を析出しやすい樹脂ペースト44を使用することによって無電解銅めっきにより好適に銅めっき層46を設けることができる。この場合、銅めっき層46は無電解銅めっきのみによって厚付けする。本実施例のように、あらかじめ配線パターン40を形成してからめっき被膜を設ける方法の場合は無電解めっきが好適である。なお、無電解めっきとしては、銅めっきに限らず、これ以外の無電解めっきが利用できる。その場合、ペーストは無電解めっき被膜を析出しやすいものを使用すればよい。

【0039】本実施例の場合は実施例1とは異なり、配線パターン40とランド42が一回のエッチング工程で形成できるという利点がある。なお、本実施例で使用する無電解銅を析出しやすい樹脂ペーストには導電性はとくに要求されず、電気的絶縁性のものであっても使用できる。

【0040】(実施例3) 上記各実施例ではいずれも基板にスルーホール形成用の孔を設けた後にスルーホールめっきを施しているが、本実施例はスルーホールめっきを省略して製造する方法である。図15～図18に本実施例の製造方法を示す。

【0041】① まず、両面に銅箔12を被着形成した基板10にスルーホール形成用の孔14を形成し、片面エッチングによって基板10のバンプ形成面にランド18を形成する(図15)。

② 次に、孔14に導電性ペースト20を充填し、半球部20aを形成する(図16)。

③ 次に、電解銅めっきを施して半球部20aの表面と銅箔12の表面に銅めっき層22を設ける(図17)。

④ 次に、基板10の上面のめっき層を片面エッチングし、配線パターン40を形成する(図18)。

【0042】こうして、スルーホールめっきを施さずに半球形バンプを有するICパッケージが得られる。このICパッケージも基板と半球形バンプが一体形成されて成るものである。半球形バンプと基板10の上面の配線パターン40とはスルーホール15の導電性ペースト20を介して電気的に導通する。

【0043】(実施例4) スルーホールめっきを省略して製造する他の実施例である。本実施例では、① 銅箔を被着形成した基板にスルーホール形成用の孔を透設した後、両面エッチングによってランドおよび配線パターンを形成する。

② 次に、スルーホール形成用の孔に導電性を有し、かつ無電解銅を析出しやすい樹脂ペーストを充填してバンプを形成する。

③ 次に、無電解銅めっきを施してバンプおよび配線パターンに選択的に銅めっき層を被着形成することによって製造する。

【0044】本実施例では無電解銅めっきを使用したが、無電解銅めっきに限らず、無電解めっき被膜を析出しやすい樹脂ペーストを使用することにより他の無電解めっきを使用することができる。上記実施例3および実施例4の製造方法ではスルーホールめっきを省略することから製造工程を簡素化できるという利点がある。これら実施例によって得られるICパッケージも先の実施例による場合と同様に銅めっき層によってバンプを被覆することにより、バンプを補強でき、ハンダ付け性およびスルーホールの密封性を得ることができる。なお、これら実施例3、4による場合はスルーホールに充填した導電性ペーストによってバンプと配線パターンとが電気的に接続されるが、導電性ペーストはスルーホールめっきによるめっき層にくらべて電気的抵抗が大きいという不利がある。

【0045】(実施例5) ハンダ付け可能な導電性ペーストを使用する実施例を示す。本実施例では、

- ① 両面に銅箔を被着形成した基板にスルーホール形成用の孔を透設し、スルーホールめっきを施した後、基板に両面エッチングを施し、ランドおよび配線パターンを形成する。
- ② 次に、ハンダ付け性を有する導電性ペーストをスルーホールに充填し、半球形バンプを形成してICパッケージとする。

【0046】図19に本実施例の方法によって得られたICパッケージの構成を示す。ICパッケージはスルーホール内に導電性およびハンダ付け性を有する導電性ペースト50が充填され、バンプの半球部50aがめっき層等で被覆されず、そのまま外部に露出する形態となる。本実施例の方法によって得られるICパッケージはハンダ付けによってそのまま実装することができ、バンプに銅めっき層を設ける必要がないという利点がある。

【0047】なお、この実施例の方法によって作成するICパッケージの場合も前述した実施例と同様にバンプ基部にはバンプ径よりも大径のランド18が形成される。また、本実施例の場合もバンプの保護用としてニッケルめっき、金めっき等の保護めっきを施してもよい。

【0048】(実施例6) ハンダ付け可能な導電性ペーストを使用する実施例で、スルーホールめっきを省略した方法である。本実施例では、

- ① 両面に銅箔を被着形成した基板にスルーホール形成用の孔を透設した後、基板に両面エッチングを施し、ランドおよび配線パターンを形成する。
- ② 次に、導電性およびハンダ付け性を有する導電性ペーストを前記スルーホール形成用の孔に充填し、半球形バンプを形成してICパッケージとする。

【0049】図20に本実施例の方法によって得られたICパッケージの構成を示す。本実施例のICパッケージはスルーホールに導電性ペースト50が充填されて基板10とバンプが一体形成され、基板10の上面に銅箔

をエッチングしてなる配線パターン52が形成されている。本実施例の方法によって得られるICパッケージはきわめて構成が単純化されている点が特徴である。導電性ペースト50はハンダ付け性を有するから、そのままハンダ付けによって実装することができる。

【0050】(実施例7) 上記各実施例ではスルーホールにペーストを充填して基板と一緒にバンプを形成したが、スルーホールに充填するペーストの熱伝導性を利用して効率的な熱放散を可能にするサーマルビア付きのICパッケージを形成することが可能である。良好な熱伝導性を有する導電性ペーストとしては、銅、銀等の金属粉を含有するペーストが使用できる。

【0051】図21は熱伝導性の良好な導電性ペースト60を使用して形成したICパッケージをマザーボードに搭載した例を示す。ICパッケージは接続端子としての半球形バンプ60aとICチップ34の搭載穴の下面に設けたサーマルビア62を有する。サーマルビア62は上記各実施例で説明したと同様に、接続端子としての半球形バンプを形成した場合と同様な方法で形成する。すなわち、接続端子形成用のスルーホールの他にICチップ搭載部にサーマルビア形成用のスルーホールを設けておき、これらのスルーホールに導電性ペースト60を充填してバンプ形成する。その後、基板10の上面をざぐり加工して搭載穴を形成することにより、ICチップ34の搭載面にサーマルビア62の上端面を露出させることができ、ICチップ34をサーマルビア62にじかに接続することができる。

【0052】図21で64はマザーボードの絶縁層、66は接続用パッド、68はプリプレグ、70はシールド層、72はマザーボードの熱伝導層である。ICパッケージは半球形バンプ60aが接続用パッド66に接続され、サーマルビア62がマザーボードの熱伝導層72に接続される。これによって、ICパッケージとマザーボードが電気的に接続されるとともに、サーマルビア62を介してICチップ34からの熱放散が効率的になされる。本実施例のICパッケージに設けたサーマルビア62はICチップ34にじかに接続されるから、ICチップ34から効率的に熱放散させることができます。本方法によるサーマルビアを有するICパッケージの製造方法は接続端子と同時にサーマルビアも形成できる点できわめて有効な方法である。

【0053】なお、上記方法とは別の方法として、接続端子とサーマルビアとを別工程で形成することももちろん可能である。すなわち、多層積層する際のプリプレグを用いてサーマルビアを形成しておき、後工程で上記方法にしたがってバンプ形成することによって接続端子を形成するようにしてもよい。このように、ICチップ搭載範囲に設けるサーマルビアと接続端子を形成するバンプ部分の材質が必ずしも同じものとは限らない。

【0054】図22および図23は半球形バンプを有す

るICパッケージを実装する際における接続部の様子を示す説明図で、プリント基板74にハンダ76でICパッケージを実装した様子を示す。78はプリント基板74の表面に設けたハンダ付け用パッドである。図22はハンダ76の量が少ない場合、図23はハンダ76の量が多い場合である。半球形バンプはその頂点面でハンダ付け用パッド78に当接し、その当接部位の周囲にメニスカス状にハンダ76が付着する。このように接続端子が半球形になっていると半球形バンプの当接部位に外側からハンダ76が引きよせられ、ハンダ76が外側に流れ出ることを防止する。これによってハンダ量が変動しても確実な接続を行うことが可能になる。

【0055】 実際に半球形バンプを多数個形成したICパッケージをプリント基板に接合して個々の半球形バンプとプリント基板のハンダ付け用パッドとの接合の様子をX線装置により観察したところ、セルフアライメントの作用によって半球形バンプとハンダ付け用パッドとの位置が一致するとともに、パッドと半球形バンプとの当接部位にハンダが引きよせられて確実に接合されていることを確認した。

【0056】 図24および図25は半球形バンプと配線パターンとが位置ずれした場合の接続の様子を示す。図25は比較として平形のバンプを有するICパッケージの場合を示す。図25に示すように平形のバンプを有するICパッケージの場合は、ハンダ付け用パッド78とバンプが位置ずれるとハンダ付け用パッド78の外側にまでハンダ76がはみ出し、バンプの端面と実装基板面とが接近して隣接するパッド78との間で電気的短絡が生じやすくなる。これに対して、半球形バンプの場合は図24に示すようにバンプの外面と実装基板面とは離れているからハンダ付け用パッド76の外側にハンダ76が流れ出ることを防止し、これによって電気的短絡を防止することができる。このように、半球形バンプを使用した場合はパターン間の電気的短絡を防止して好適な接続を行うことができ、接続端子を高密度に形成することが可能となって好適に多ピン化に対応することができる。

【0057】

【発明の効果】 本発明に係るICパッケージは、上述したように、基板とバンプとが一体的に形成されることからICパッケージのハンドリング時にバンプが欠落したりすることを防止でき、またバンプが半球形に形成されることによって実装基板に確実に実装させることができると製品として提供することができる。また、本発明に係るICパッケージの製造方法によれば、基板に設けたスルーホール形成用の孔内にペーストを充填することにより接続端子として半球形のバンプを形成するから、基板とバンプとを確実に一体化させて形成することができる。また、接続端子として一定の保形性を有するバンプとして形成することができる等の著効を奏する。

【図面の簡単な説明】

【図1】 ICパッケージの製造方法の実施例において、基板にスルーホール形成用の孔を形成した状態の断面図である。

【図2】 スルーホールめっきを施した状態の断面図である。

【図3】 基板にランドを形成した状態の断面図である。

【図4】 スルーホールに導電性ペーストを充填した状態の断面図である。

【図5】 バンプおよびめっき層に電解めっきを施した状態の断面図である。

【図6】 配線パターンを形成し、保護めっきを施した状態の断面図である。

【図7】 ICパッケージの側断面図である。

【図8】 ICパッケージの底面図である。

【図9】 ICパッケージにICチップを搭載した状態の断面図である。

【図10】 半球形バンプの他の形成例を示す断面図である。

20 【図11】 ICパッケージの製造方法の第2実施例において、スルーホールめっきを施した状態の断面図である。

【図12】 両面エッキングによって配線パターンおよびランドを形成した状態の断面図である。

【図13】 バンプを形成した状態の断面図である。

【図14】 バンプ表面およびめっき層に無電解銅めっきを施した状態の断面図である。

【図15】 ICパッケージの製造方法の第4実施例において、ランドを形成した状態の断面図である。

【図16】 バンプを形成した状態の断面図である。

【図17】 銅めっき層を設けた状態の断面図である。

30 【図18】 配線パターンを形成した状態の断面図である。

【図19】 ICパッケージの製造方法の第6実施例で得られるICパッケージの断面図である。

【図20】 ICパッケージの製造方法の第7実施例で得られるICパッケージの断面図である。

【図21】 ICパッケージをマザーボードに搭載した状態を示す説明図である。

40 【図22】 半球形バンプと配線パターンとの接続の様子を示す説明図である。

【図23】 半球形バンプと配線パターンとの接続の様子を示す説明図である。

【図24】 半球形バンプと配線パターンが位置ずれしている状態での接続の様子を示す説明図である。

【図25】 平形バンプと配線パターンとが位置ずれしている状態での接続の様子を示す説明図である。

【符号の説明】

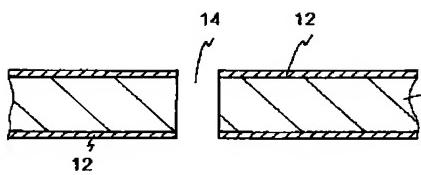
10 基板

14 スルーホール形成用の孔

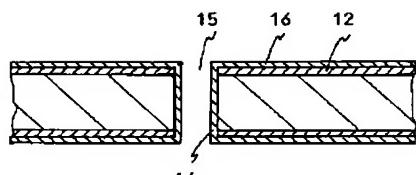
- 1 5 スルーホール
 1 6 めっき層
 1 8 ランド
 2 0 導電性ペースト
 2 0 a 半球部
 2 2 銅めっき層
 2 4 配線パターン
 2 6 保護めっき
 3 0 半球形バンプ
 3 2 搭載穴
 3 4 ICチップ
 3 5 内層配線パターン
 3 7 サーマルビア

- * 4 0 配線パターン
 4 2 ランド
 4 4 樹脂ペースト
 4 4 a 半球部
 4 6 銅めっき層
 5 0 導電性ペースト
 5 2 配線パターン
 6 0 導電性ペースト
 6 0 a 半球形バンプ
 10 6 2 サーマルビア
 7 4 プリント基板
 7 6 ハンダ
 * 7 8 ハンダ付け用パッド

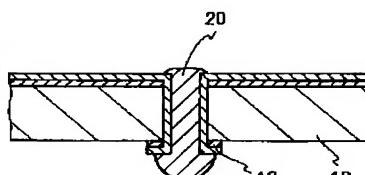
【図1】



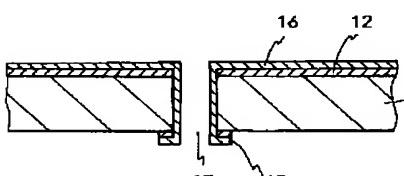
【図2】



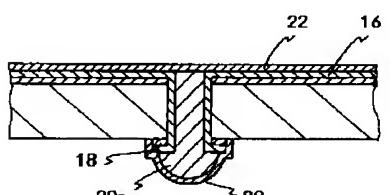
【図4】



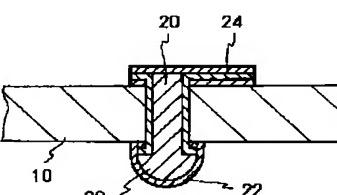
【図3】



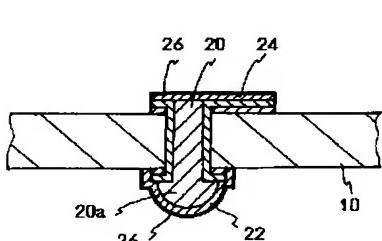
【図5】



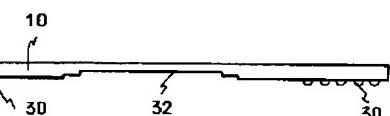
【図10】



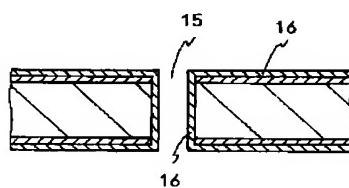
【図6】



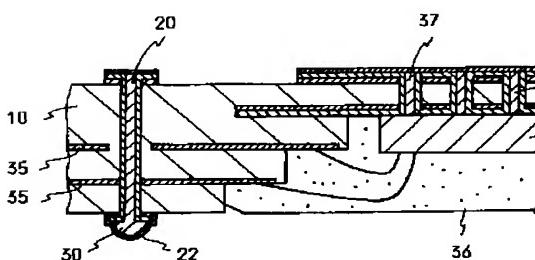
【図7】



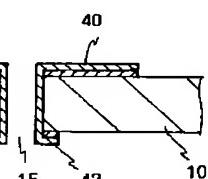
【図11】



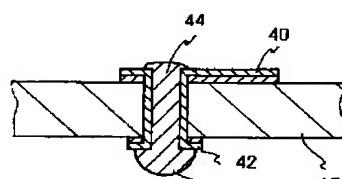
【図9】



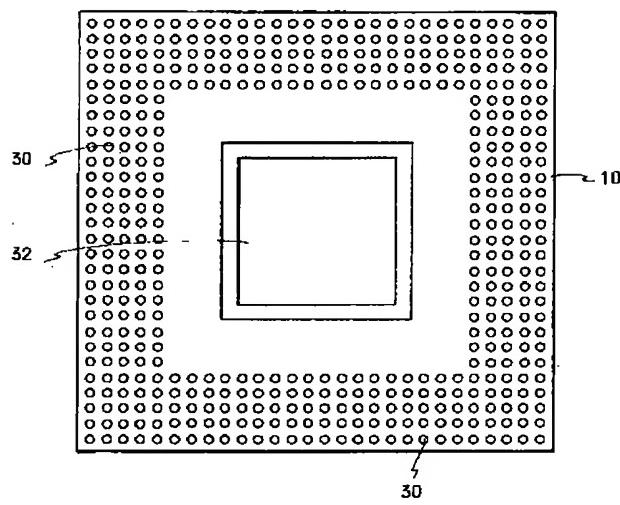
【図12】



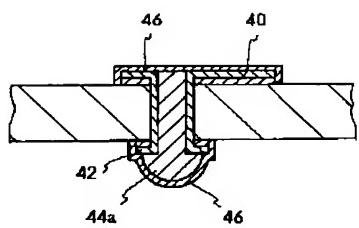
【図13】



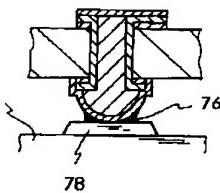
【図8】



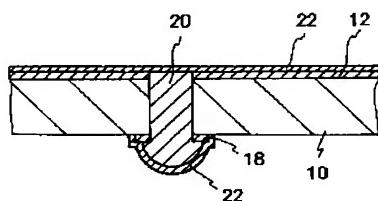
【図14】



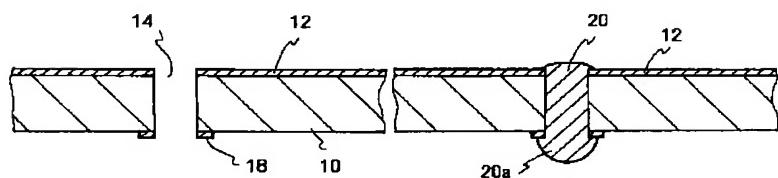
【図22】



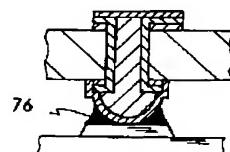
【図17】



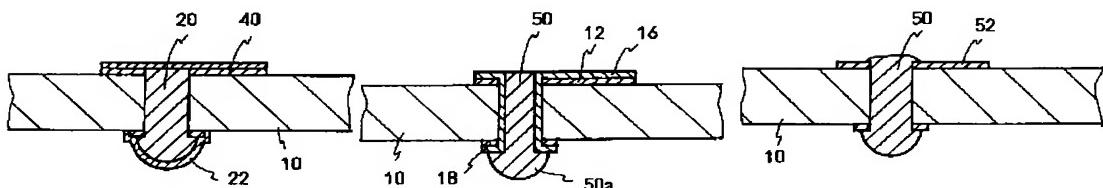
【図15】



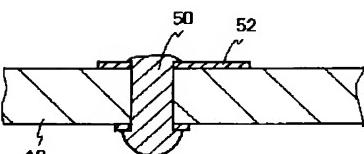
【図23】



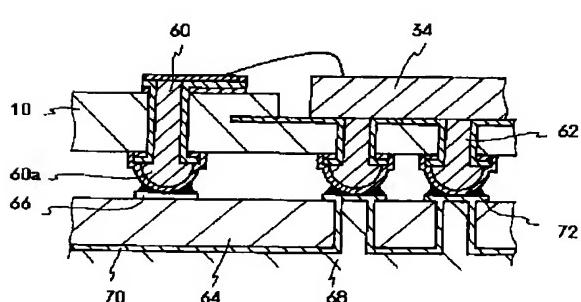
【図18】



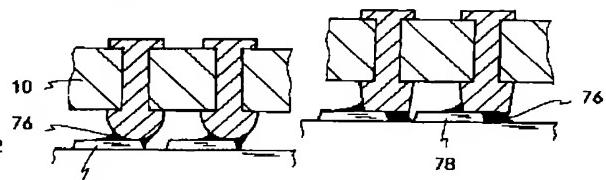
【図20】



【図21】



【図24】



【図25】

フロントページの続き

(51) Int.C1.⁶
H O 5 K 3/46

識別記号 庁内整理番号
Q 6921-4 E

F I

技術表示箇所